**I. Información general**

Grupo No. 01. Proyecto No. 1 Fecha: 31/7/18.

Nombre del Proyecto: Características eléctricas de las compuertas lógicas

Sesión No.1.

Marque con una X la modalidad de la sesión:

Presencial ( )

En línea (X)

Otra: \_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_

Distribución de roles:

|  |  |
| --- | --- |
| **Rol** | **Nombre estudiante** |
| Coordinación | Jorge Agüero Zamora |
| Secretariado | Luis Fernando Murillo Rios |
| Fiscal | Arturo Chinchilla Sánchez |

**II. Minuta**

Objetivos de la sesión

1. Leer y discutir los ejercicios del laboratorio
2. Asignar roles y tareas
3. Coordinar horas de trabajo

Se tuvo una conversación en línea donde se leyó todo el laboratorio. Se discuten las preguntas que se encuentran en este y algunas respuestas que habíamos ya investigado, como los valores nominales de tensión y corriente de los dispositivos y los voltajes de operación. Se discutió el circuito asignado para el laboratorio y sobre cómo poder calcular los valores de las resistencias a usar.

Durante la discusión se generaron unas preguntas para aclarar con el profesor las cuales son:

Preguntas:

1. Corrientes de IOH en TTL es un valor máximo, pero en CMOS es un valor mínimo, porqué?
2. Cómo leer el datasheet del CMOS, que es el Vo y el Vin
3. Vo se deja abierta o debe ir conectada a una resistencia para poder medirla?
4. Que correintes hay q tomar en cuenta para conectar de un CMOS a TTL, si se pegan directo se quema el TTL puesto que IOL del CMOS es más grande que el IIL del TTL
5. Se deben conectar las patillas no usadas a tierra/Vdd? Porque?

|  |  |  |
| --- | --- | --- |
| **Acuerdos** | **Responsable** | **Fecha de entrega** |
| Construir tabla de verdad del Experimento 2 | Luis Fernando | 1 agosto 2018 |
| Dibujar bosquejos de esquemáticos | Jorge | 1 agosto 2018 |